

Nome e Cognome:

Matricola:

Prova intermedia di Architettura degli Elaboratori

26 Novembre 2014

Barrare le risposte corrette (una per domanda)

Punti per risposta: corretta = 2, sbagliata = -0.5, in bianco = 0

- Il modello di architettura di Von Neumann comprende
 - RAM, software e sistema operativo
 - software, hardware e firmware
 - CPU, bus, RAM
 - CPU, periferiche I/O, software
- Indicare la conversione del numero decimale 100 in base 2.
 - 1100100
 - 110010
 - 100
 - 4
- A quanto corrisponde il numero esadecimale 16 se convertito in base 10?
 - 16
 - 22
 - 10110
 - 10
- Convertire il numero esadecimale C1A0 in base 2:
 - 0001010000011100
 - 0000101000011100
 - 1100001101000000
 - 1100000110100000
- Per contare 10 oggetti in base 2 quanti bits sono necessari?
 - non meno di 5 bits
 - non più di 4 bit
 - almeno 4 bit
 - 10 bit
- L'overflow avviene quando
 - un numero in input è troppo grande
 - si incrementa un numero di una unità
 - sommo un numero > 0 e uno < 0
 - mancano bit per rappresentare il risultato
- La conversione del numero decimale -0.1 nello standard IEEE 754 a singola precisione è:
 - BDCCCCD
 - 3DCCCCD
 - 3D4CCCD
 - BD4CCCD
- La conversione del numero in complemento a 2 (5 bit) 10101 è:
 - 5
 - 21
 - 11
 - 6
- Lo standard ASCII serve per codificare
 - suoni
 - immagini
 - dati sperimentali
 - testo

10. L'espressione logica $E = A + \overline{B}$ viene valutata con la seguente tabella di verità;

A	B	E	A	B	E	A	B	E	A	B	E
0	0	0	0	0	1	0	0	0	0	0	0
0	1	1	0	1	0	0	1	0	0	1	0
1	0	1	1	0	1	1	0	1	1	0	0
1	1	1	1	1	1	1	1	0	1	1	1

11. La seguente mappa di Karnaugh si può minimizzare con l'espressione:

	BC			
	00	01	11	10
A 0	1	0	0	1
1	1	0	1	1

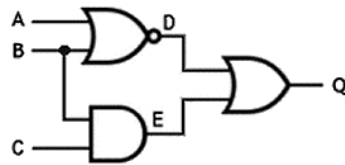
- a. $(A + B)\overline{C}$ b. $\overline{A}B + C$ c. $AB + \overline{C}$ d. nessuna delle precedenti

12. L'espressione $A + \overline{B}$ è la minimizzazione della mappa:

	BC	00	01	11	10
A 0	1	1	N	0	
1	1	M	1	1	

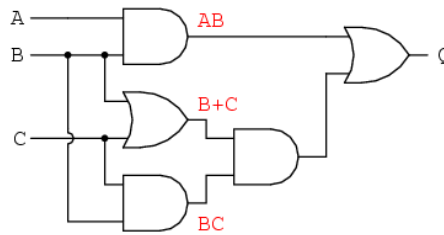
- a. M=0, N=1 b. M=0, N=X c. M=1, N=1 d. M=1, N=X

13. Nella seguente rete logica, se $A=0$ e $Q=0$,



- a. B=0 e E=0 b. B=1 e E=0 c. B=0 e E=1 d. B=1 e E=1

14. Nella seguente rete logica quante porte vengono attraversate per calcolare il risultato?



- a. 1 b. 2 c. 3 d. 5

15. In una ROM

- a. si imposta il contenuto mediante saldature b. si trovano i registri
c. il tempo di accesso varia in funzione dell'indirizzo d. i dati possono essere letti e scritti

16. In un semisommatore (Half Adder) l'eventuale riporto della somma di A e B viene calcolato come

- a. A NOT B b. A OR B c. A XOR B d. A AND B

17. Un latch NOR con retroazione permette di

- a. ricordare un bit b. ritardare un segnale
c. realizzare un clock d. convertire un segnale analogico

18. In un Flip-Flop di tipo SR, se $S=0$ e $R=0$, l'uscita Q

- a. rimane invariata b. vale 0 c. vale 1 d. viene modificata dopo un tempo Δ_1

[Totale: 36 punti]